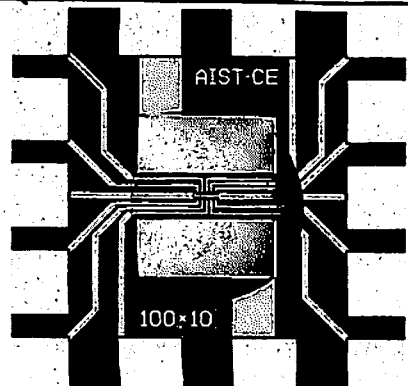


高集積型の電子素子開発

産業技術総合研究所の澤彰仁研究グループ長らは、現在の大規模集積回路(LSI)を上回る高集積化が見込める電子素子を開発した。半導体に代え「強相関電子材料」と呼ぶ

産総研と東大

特殊な材料を使った。微細加工しても性能がばらつかない。半導体で限界とされる配線幅10ナノは10億分の1以下の微細構造で超高速で動作するLSIの実現を目指す。



LSI、配線幅10ナノ以下へ

東京大学の岩佐泰宏教授、川崎雅司教授らとの共同研究の成果で、ドイツの科学誌アドバンスト・マテリアルズに掲載した。チャネルと呼ぶ電子の通路にシリコンなどの半導体に代えて強相関電子材料のカルシウム・マンガノ酸化物を使った素子(トランジスタ)を開発した。

強相関電子材料は電圧を与えて中の電子の数を増やすと、電子状態が絶縁体から電気を流す金属に変わる。この現象は寸法と無関係なため、10ナノ以下の微細加工でも性能の高いトランジスタが作れると考えられている。

研究チームは今回、カルシウムの一部をセリウムに置き換えた。もともと持っている電子の数を底上げした結果、弱い電圧でも絶縁体から金属に

と叫んでいる。この電子を持つ材料を強相関電子材料と総称している。電子が動きにくいので絶縁体や半導体のようにみえるが、動く電子がほとんどない半導体などとは異なる。強相関電子材料は内部にある電子の量や温度により、永久磁石や電気抵抗ゼロの超電導材料の性質を示す。高速・低消費電力の素子への応用も期待されている。

強相関電子材料を使って試作したトランジスタ。寸法は電極を加えた全体で2.5四方ミリの産総研提供

変わった。

2.5四方のトランジスタを試作して性能を評価した。室温で2.5の電圧をかけた際の電気抵抗が10分の1になった。実際のLSIに使うには抵抗変化を1万分の1以下にする必要がある、今後改良を進める。

2.5で動作すれば現行のシリコン半導体を使うLSI並みになる。10年後を目標に、新方式のLSIの実現を目指す。半導体のトランジスタは電圧をかけることで、

止まっている電子が一定の幅が大きくなる。このため、LSIとして使う配線幅は10ナノが限界とみられている。

るほど、不純物の影響が目立ち始め、電子が動くまでのエネルギーの高さを示す「バンドギャップ」